

SEMICONDUCTOR DEVICE

Publication number: JP6314719

Publication date: 1994-11-08

Inventor: SONO RIKURO; YAMAGUCHI ICHIRO; YOSHIMOTO MASANORI; SATO MITSUTAKA; TSUJI KAZUTO; KASAI JUNICHI; TAKENAKA MASAJI; HAYASHI KIYOMI

Applicant: FUJITSU LTD

Classification:

- international: **H01L21/60; H01L21/02; (IPC1-7): H01L21/60**

- European:

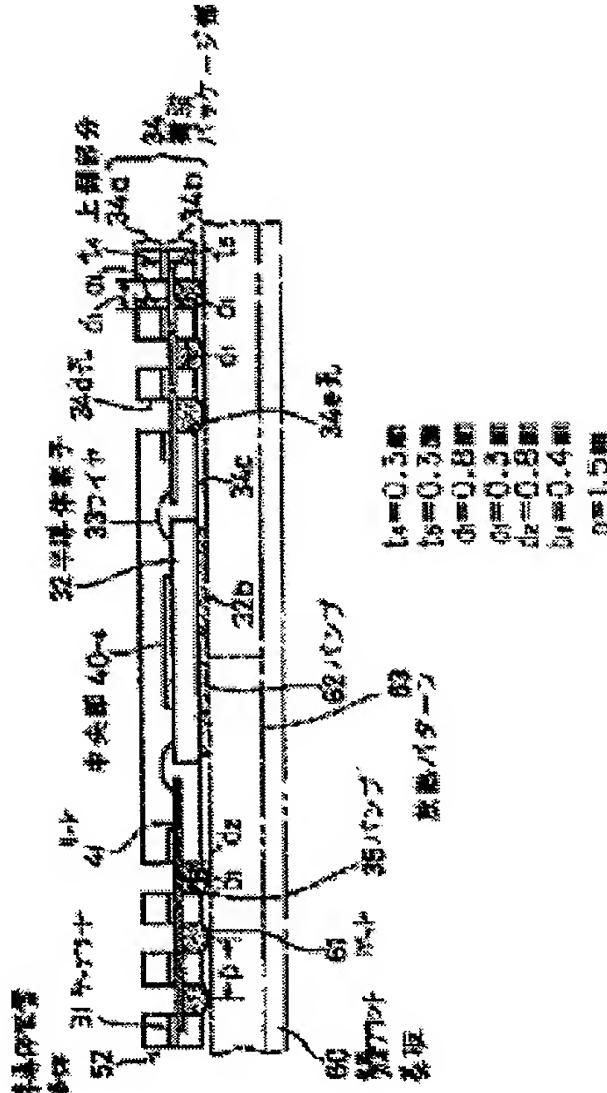
Application number: JP19930104659 19930430

Priority number(s): JP19930104659 19930430

Report a data error here

Abstract of JP6314719

PURPOSE: To prevent generation of warpage by a method wherein a semiconductor device is formed in one-layer structure consisting of a resin package part only by electrically connecting a bump and the pad of a semiconductor element. **CONSTITUTION:** This semiconductor device is provided with a tape lead 31, a semiconductor element 32, a wire 33, a resin package part 34 and a bump 35. An electric connection means is composed of a tape lead 31 and a wire 33, and the device functions as a one layer structure. As a result, each part in the direction of thickness is thermally expanded even when the semiconductor device is heated up, namely, the part is thermally deformed while a flat state is being maintained, and a warp is not generated. As a result, the semiconductor device is mounted in such a manner that all bumps 35 are completely soldered to the pad 61 on a multilayer printed substrate 60. Also, unnecessary stress does not work on the semiconductor element 32, and the semiconductor element 32 is not subjected to the adverse effect by stress. The heat of the semiconductor element 32 is excellently discharged through the intermediary of a heat-dissipating pattern 63.



Data supplied from the esp@cenet database - Worldwide

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平6-314719

(43)公開日 平成6年(1994)11月8日

(51)Int.Cl.⁵
H 01 L 21/60識別記号 庁内整理番号
301 A 6918-4M

F I

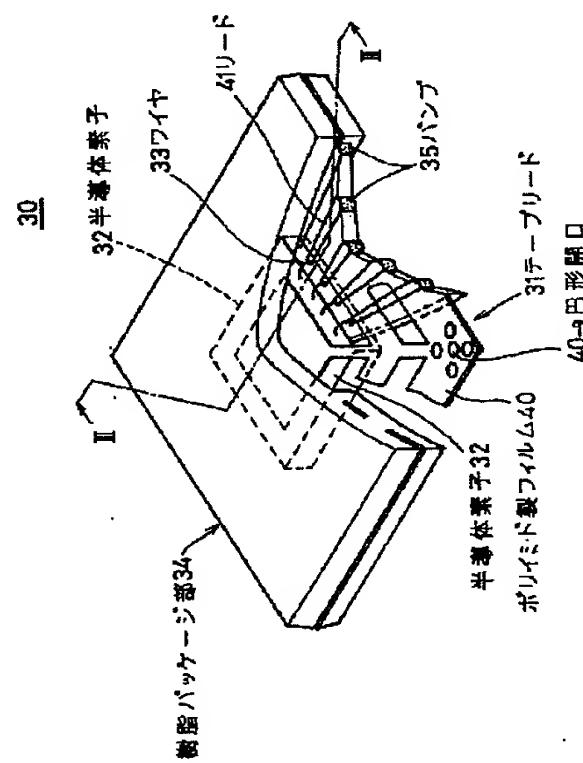
技術表示箇所

(21)出願番号 特願平5-104659
(22)出願日 平成5年(1993)4月30日(71)出願人 000005223
富士通株式会社
神奈川県川崎市中原区上小田中1015番地
(72)発明者 菊 陸郎
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(72)発明者 山口 一郎
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(72)発明者 吉本 正則
神奈川県川崎市中原区上小田中1015番地
富士通株式会社内
(74)代理人 弁理士 伊東 忠彦

最終頁に続く

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】 本発明は下面にバンプを有する半導体装置に
関し、反りが発生しにくい構造を実現することを目的と
する。【構成】 ポリイミド製フィルム40に銅製のリード4
1が、放射状に配されたテーブリード31と、この中央
に固着された半導体素子32と、テーブリード31及び
半導体素子32を封止する樹脂パッケージ部34と、こ
の下面34cに、上記リード41の終端部41cと接続
されて設けられたバンプ35とより構成する。本発明の第1実施例の半導体装置の
一部切戻斜視図

(2)

特開平6-314719

1

【特許請求の範囲】

【請求項1】 樹脂成形により成形されたものであり、半導体素子(21)を封止する樹脂パッケージ部(22)と、該樹脂パッケージ部の下面(23)に多数配されているパンプ(24)と、該樹脂パッケージ部内に封止されており、該パンプと上記半導体素子のパッド(25)とを電気的に接続する電気的接続手段(26)とよりなる構成としたことを特徴とする半導体装置。

【請求項2】 請求項1の電気的接続手段は、高分子フィルム(40)と、該高分子フィルムに実質上放射状に設けられた多数のリード(41)とを有し、一端が半導体素子のパッドにポンディングされたワイヤの他端が上記リードの端部(41a)にポンディングされ、上記パンプが上記リードの終端部(40)に接続された構成のテーブリード(31)よりなる構成としたことを特徴とする半導体装置。

【請求項3】 請求項1の電気的接続手段は、下面にランド電極(108)を多数有し、且つ上面にパッド部(106, 107)を有し、一端が半導体素子のパッドにポンディングされたワイヤの他端が上記パッド部(106, 107)にポンディングされ、上記パンプ(112)が上記ランド電極(108)に接続された構成の多層プリント基板(101)よりなる構成としたことを特徴とする半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置に係り、特に下面にパンプを有する半導体装置に関する。

【0002】 半導体装置は、外形寸法が小さく、且つ実装が困難でないことが望ましい。

【0003】 リード端子が半導体装置本体の周側面から突き出した構成では、リード端子が500程度にまで増えてくると、リードのピッチが0.4mm程度にまで狭くなつて、半導体装置の実装が非常に困難となつてくる。リードのピッチを広くすると、半導体装置の外形寸法が大きくなつてしまつ。

【0004】 そこで、端子を設ける場所を、半導体装置本体の下面とし、ここにパンプ状の端子を格子状に配した、パンプグリッドアレイ型半導体装置が提案されてきている。半導体装置の外形寸法を大きくせずに、パンプのピッチを大きくとれるからである。

【0005】 この型の半導体装置では、実装の信頼性を向上させるためには、反りが発生しない構造であることが必要とされる。

【0006】

【従来の技術】 図14は従来の1例の半導体装置10を示す。

【0007】 この半導体装置10は、下面にパンプ11

2

を格子状に有する基板12と、基板12の上面に固定された半導体素子13と、半導体素子13のパッドと基板12のパッドとにポンディングされたワイヤ14と、半導体素子13の上面及び側面を覆う樹脂パッケージ部15とよりなる構成である。

【0008】 この半導体装置10は、各パンプ11を多層プリント基板16の上面のパッド17(図15参照)と半田付けされて、多層プリント基板16の上面に実装される。

【0009】

【発明が解決しようとする課題】 上記の半導体装置10は、材質が相違する基板12と樹脂パッケージ部15との二層構造であり、熱の影響等によって、図15に示すように反る場合がありうる。

【0010】 半導体装置10がこのように反った場合には、パンプ11の中には、符号18で示すように、プリント基板16上のパッド17と密着しないものもできて、実装の信頼性を保証できなくなる。

【0011】 また、反りによって半導体素子13に不要な応力が作用し、これによって半導体素子13が悪影響を受ける虞れもある。

【0012】 そこで、本発明は、樹脂パッケージ部からのみなる一層構造として、反りを発生しにくくした半導体装置を提供することを目的とする。

【0013】

【課題を解決するための手段】 本発明の半導体装置10は、図1に示すように、樹脂成形により成形されたものであり、半導体素子21を封止する樹脂パッケージ部22と、該樹脂パッケージ部22の下面23に多数配されているパンプ24と、該樹脂パッケージ部内に封止されており、該パンプ24と上記半導体素子21のパッド25とを電気的に接続する電気的接続手段26とよりなる。

【0014】

【作用】 半導体素子21を封止した樹脂パッケージ部22の下面23にパンプ24を有する構成は、半導体装置20を、一層構造とするように作用する。

【0015】

【実施例】 図2及び図3は本発明の第1実施例になる半導体装置30を示す。

【0016】 半導体装置30は、テーブリード31と、半導体素子32と、ワイヤ33と、樹脂パッケージ部34と、パンプ35とを有する構成である。

【0017】 テーブリード31及びワイヤ33が、電気的接続手段を構成する。

【0018】 まず、説明の便宜上、テーブリード31について説明する。

【0019】 テーブリード31は、図4乃至図5に示すように、厚さ t_1 が100μmのポリイミドフィルム40と、これに実質上放射状に配された多数のCu製リード

50

(3)

特開平6-314719

3

ド41とよりなる構成である。

【0020】フィルム40は、中央部40-1と、周囲の四角枠部40-2とよりなる。中央部40-1は、半導体素子を支持する機能を有し、四角枠部40-2はリード41を支持する機能を有する。

【0021】中央部40-1は、半導体素子32より一まわり小さいサイズを有し、支持バー部40-3によって四角枠部40-2によって支持されている。

【0022】中央部40-1の下面には接着剤43が塗布してある。

【0023】この接着剤43は、熱硬化タイプのBステージ品、或いは熱可塑タイプのものである。

【0024】リード41は、厚さ t_2 が通常の厚さの約2倍である $70\text{ }\mu\text{m}$ を有し、接着剤44によって、四角枠部40-2の下面に放射状に配されて固着してある。

【0025】接着剤44は、硬化済である。

【0026】各リード41の中央部40-1寄りの端部41aは、支えバー部40-4に接着されて揃えられている。

【0027】この端部41aの上面であるワイヤボンディングがされる面41bは、安定したボンディングを行うためにコイニングしてある。

【0028】各リード41は、中央部40-1からみて外方に、放射状に延在しており、各リード41の外側の終端部41cは、図4に示す平面図上、マトリクス状に位置している。

【0029】フィルム40のうち、各終端部41cに対応する部位に、小円形孔40-5が形成してある。

【0030】また、フィルム40の四角枠部40-2と中央部40-1との間に、台形状の開口40-6、40-7が形成してある。

【0031】また、四角枠部40-2のうち、各コーナ部40-8(支持バー部40-3の延長部分)には、円形開口40-9が複数形成してある。

【0032】開口40-6、40-7、40-9は、樹脂の成形性を良くするために形成してある。

【0033】フィルム40の外周には、タイバー40-10が形成してある。

【0034】次に、図1及び図2中、テープリード31と半導体素子32との関係について、図6及び図7を参照して説明する。

【0035】図7に示すように、半導体素子32は、厚さ t_3 が 0.3 mm であり、上面にカバーフィルム50が形成してあり、上面の周囲に、カバーフィルム50より露出してボンディングパッド51が形成してある。

【0036】半導体素子32は、中央部40-1の下面に接着しており、上面の周囲部分が中央部40-1の外側に位置して開口40-7に露出している。

【0037】半導体素子32は、上記の接着によって、後述する樹脂成形前の状態で、テープリード31に支持

4

された状態にあり、また、上面32aに形成されている回路素子が中央部40-1によって覆われて保護された状態となっている。

【0038】また、ワイヤ33が、パッド51とリード41の面41bとにボンディングされて、開口40-7の個所に張られている。

【0039】次に、樹脂パッケージ部34及びバンプ35について、図2及び図3を参照して説明する。

【0040】樹脂パッケージ部34は、テープリード31の上側と下側とに形成されており、半導体装置本体52を形成する。

【0041】テープリード31より上側の上側部分34aと、テープリード31より下側の下側部分34bとは、フィルム40の開口40-6、40-7、40-9の個所でつながっており、剥離は起きない。

【0042】上側部分34aの厚さ t_4 及び下側部分34bの厚さ t_5 は、共に、 0.3 mm である。

【0043】テープリード31は、樹脂パッケージ部34内に封止されている。

【0044】半導体素子32は、その下面32bが樹脂パッケージ部34の下面34cに露出した状態で、樹脂封止されている。

【0045】34dは孔であり、樹脂パッケージ部34の上側部分34aのうち、上記孔40-5に対応する個所に形成してある。

【0046】34eは孔であり、樹脂パッケージ部34の下側部分34bのうち、上記孔24dに対応する個所に形成してある。

【0047】孔34eはマトリクス状に並んでいる。

【0048】各孔34eの底部には、各リード41の終端部41cが露出している。

【0049】上記の孔34d、34eは、径 d_1 が 0.8 mm 、深さ a_1 が 0.3 mm である。

【0050】バンプ35は、上記の孔34e内に充填された半田によって形成されており、各孔30eの個所に形成されている。

【0051】バンプ35は、径 d_2 が 0.8 mm 、高さ b_1 が約 0.4 mm である。

【0052】上記構成になる半導体装置30は、半導体装置本体52が樹脂パッケージ部34よりなる構成であり、二層構造ではなく、一層構造である。

【0053】このため、半導体装置30は加熱されたときにも、厚さ方向上の各部分が均一に熱膨脹し、即ち平面状態を維持しつつ熱変形し、反りは起きない。

【0054】このため、図3に示すように、半導体装置30は、全部のバンプ35が、多層プリント基板60上のパッド61と確実に半田付けされて実装される。

【0055】また、半導体素子32に不要な応力が作用せず、半導体素子32は応力による悪影響を受けない。

【0056】半導体素子32は、下面32bをバンプ6

(4)

特開平6-314719

5

2と接着してあり、素子32の熱は、バンプ62及び基板60内の放熱パターン63を介して良好に放熱される。

【0057】なお、図7に示すように、半導体素子32の下面32bには、半田付け性を良くするため、Ti-Pd-Au層64が形成してある。

【0058】バンプ35のピッチPは1.5mmであり、十分に大きい。

【0059】次に、上記構成の半導体装置30の他の特長について説明する。

【0060】① 反りが発生しないため、サイズを大きくすることが出来る。

【0061】例えば、一辺の長さが75mmの正方形のサイズとすることも可能となり、この場合にバンプ35を2500個としめる。

【0062】② 孔34dは、バンプ35の検査に利用しめる。

【0063】③ 孔34dにもバンプを設けると、半導体装置を積み重ねたスタック構造も実現できる。

【0064】④ リード41の厚さt₂が70μmと厚いため、半導体装置30は非常に優れた電気的特性を有する。

【0065】次に、上記構成の半導体装置30の製造方法について説明する。

【0066】半導体装置30は、図8に示す工程に沿つて製造される。

【0067】(1) 半導体素子の接着70
図6及び図7に示すように、半導体素子32の上面32a側を、フィルム40の中央部40-1の下面に接着する。

【0068】(2) ワイヤボンディング71
図6及び図7に示すように、ワイヤ33をボンディングして張る。

【0069】(3) 樹脂成形72
図9に示す樹脂成形金型80を使用し、金型80内に、図10に示すように、半導体素子32が接着され、且つワイヤ13がボンディングされたテープリード31をセットして、樹脂成形する。

【0070】図9及び図10は、図示の便宜上、横方向を圧縮し、縦方向を拡大して示している。

【0071】図9に示すように、金型80は、下型81と上型82とよりなる。

【0072】下型81には多数のピン83が、上型82には多数のピン84が組込まれている。

【0073】ピン84は上型82の孔85を挿通して凹部86内に突出している。

【0074】ピン84は、金型80内にセットされたテープリード31の孔40-5に対応する位置に位置してマトリクス状に配列している。

【0075】ピン83は、下型81の孔87を挿通し

6

て、凹部88内に突出して、且つ上記ピン84と対応する配置で配列されている。

【0076】ピン83、84の凹部88、86内へ突出している部分は、径d₃が0.8mm、高さcが0.3mmである。

【0077】ピン83、84は交換可能であり、金型80は修理可能である。

【0078】半導体素子32が接着され且つワイヤ33がボンディングされたテープリード31を金型80内に10セットして、上型82と下型81とを突き合わせる。

【0079】ピン84が孔40-5内に嵌合し、リード41の終端部41cの上面に当接する。

【0080】ピン83は、リード41の終端部41cの下面に当接する。

【0081】ピン83と84とが、リード41の終端部41cをクランプする状態となる。

【0082】上記のテープリード31は、フィルム40の周囲部を上下型81、82にクランプされ、且つ各リード41の終端部41cをピン83と84とによりクランプされて、金型80内にしっかりと支持される。

【0083】半導体素子32は、下面32bが、下型81の凹部88の底面88aに当接した状態とされる。

【0084】この状態で、キャビティ89内に樹脂が注入され、樹脂パッケージ部34が成形される。

【0085】図6中、線91は、樹脂パッケージ部34の外周縁に対応する部分である。

【0086】(4) 半田ディップ73
金型80からは、図11に示す半完成品90が取り出される。

【0087】半完成品90は、樹脂パッケージ部34の上面及び下面に孔34d、34eを有している。

【0088】この半完成品90の下面側を半田ディップする。

【0089】これにより、半田が孔34e内に充填され、図3に示すようにバンプ35が形成される。

【0090】(5) タイバー切削75
樹脂パッケージ部34より外方に突き出ているタイバー40-10(図4、図6参照)を切削する。

【0091】以上により、図2及び図3の半導体装置30が得られる。

【0092】次に、本発明の第2実施例になる半導体装置について、図12を参照して説明する。

【0093】図12は、本発明の第2実施例になる半導体装置100の一部を示す。

【0094】この半導体装置100は、図2及び図3中のテープリード31に代えて、多層プリント基板101を設けた構成である。

【0095】多層プリント基板101は、図13に併せて示すように、中央に開口102を有する。開口102の周囲は、三つの段部103、104、105となって

(5)

特開平6-314719

7

いる。段部104, 105には、パッド106, 107が並んで形成してある。

【0096】プリント基板101の下面には、多数のランド電極108がマトリクス状に配してある。

【0097】パッド106, 107とランド電極108とが内層パターン109及びピア110により電気的に接続してある。

【0098】半導体素子32は、最下の段部103上に載って固定してある。

【0099】111は樹脂パッケージ部であり、基板101及び半導体素子32を封止している。

【0100】112はバンプであり、各ランド電極108と接続されて、樹脂パッケージ部111の下面に形成してある。

【0101】一部のバンプ112は、半導体素子32に対応する位置に位置している。従って、バンプ112の配設領域は、図2及び図3の実施例に比べて中心方向に拡張されている。このため、バンプの数が同じであれば、半導体装置100の外形寸法は、図2及び図3の半導体装置30に比べて小型となる。外形寸法が同じであれば、バンプの数を増やす。

【0102】113は放熱ピアであり、半導体素子32の下面と接続されて設けてある。

【0103】なお、半導体装置100の製造工程中においては、多層プリント基板101は、図13に示すように、リードフレーム115の支持バー部116により支えられている。

【0104】支持バー部116は、樹脂パッケージ部111をリードフレーム115から切り離す際に切断される。

【0105】上記構成の半導体装置100は、図2及び図3に示す半導体装置30と同様の効果、即ち反らないという効果を有し、更には、バンプ112の数を増やすという特有の効果を有する。

【0106】なお、バンプ112の径 d_{10} は、1.0 mm、バンプ112のピッチ p は1.5 mmである。

【0107】放熱ピア113の径 d_{11} は2~3 mmと大きい。

【0108】放熱ピアは多層プリント基板の貫通孔にCu等の金属を埋め込んでおいてもよいし、又は多層プリント基板には、貫通孔を設けるのみでチップの背面に半田のぬれ性のよい例えばTi、Ni、Au等の金属層を設けておいて、バンプ形成時(ハンダディップ法)に同時にピア内部に半田を充填させてもよい。

【0109】

【発明の効果】以上説明した様に、請求項1の発明によれば、半導体装置は一層構造であるため、反りが発生しないようにすることが出来、これによって、半導体装置の回路基板上への実装の確実性を保証することが出来る。

8

【0110】また、反りが発生しないことによって、半導体素子に応力が作用しないようにすることが出来、このことによって、半導体装置の品質を向上し得る。

【0111】請求項2の発明によれば、半導体素子のパッドと、樹脂パッケージ部の下面のバンプとを信頼性良く電気的に接続することが出来る。

【0112】請求項3の発明によれば、半導体素子のパッドと、樹脂パッケージ部の下面のバンプとを信頼性良く電気的に接続することが出来る。更には、パッドの数を効果的に増やすことが出来る。

【図面の簡単な説明】

【図1】本発明の原理構成図である。

【図2】本発明の第1実施例の半導体装置の一部切截斜視図である。

【図3】図2中、III-III線に沿う断面図である。

【図4】図2及び図3中のテープリードの四分の一の部分を示す図である。

【図5】図4中、V-V線に沿う拡大断面図である。

【図6】図2及び図3中、テープリードと半導体素子との関係を示す図である。

【図7】図6中、VII-VII線に沿う拡大断面図である。

【図8】図2の半導体装置の製造方法の工程図である。

【図9】樹脂成形金型を示す図である。

【図10】樹脂成形を説明する図である。

【図11】樹脂成形工程後の半完成品を示す図である。

【図12】本発明の第2実施例の半導体装置の一部の断面図である。

【図13】図12の半導体装置の製造途中の状態を示す図である。

【図14】従来の半導体装置の1例を示す図である。

【図15】図14の半導体装置が多層プリント基板上に実装された状態を示す図である。

【符号の説明】

20, 30, 100 半導体装置

21, 32 半導体素子

22, 34 樹脂パッケージ部

23, 32b, 34c 下面

24, 35, 62, 112 バンプ

25, 61 パッド

26 電気的接続手段

31 テープリード

32a 上面

33 ワイヤ

34a 上側部分

34b 下側部分

34d, 34e, 85, 87 孔

40 ポリイミド製フィルム

40-1 中央部

50 40-2 四角枠部

(6)

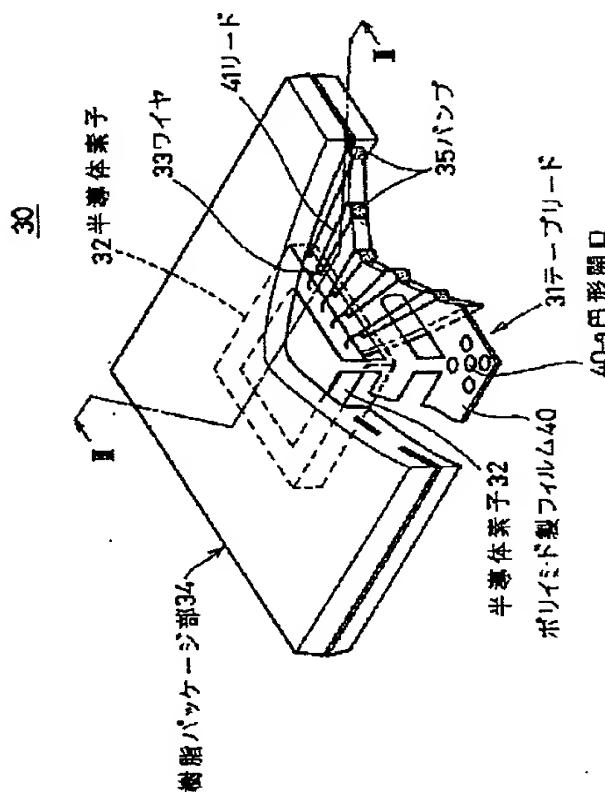
特開平6-314719

9

40-3 支持バー部
40-4 支えバー部
40-5 小円形の孔
40-6, 40-7 台形状の開口
40-8 コーナ部
40-9 円形開口
40-10 タイバー
41 リード
41a 端部
41b 面
41c 終端部
43, 44 粘着剤
50 カバーフィルム
51 ボンディングパッド
52 半導体装置本体
60, 101 多層プリント基板
63 放熱パターン

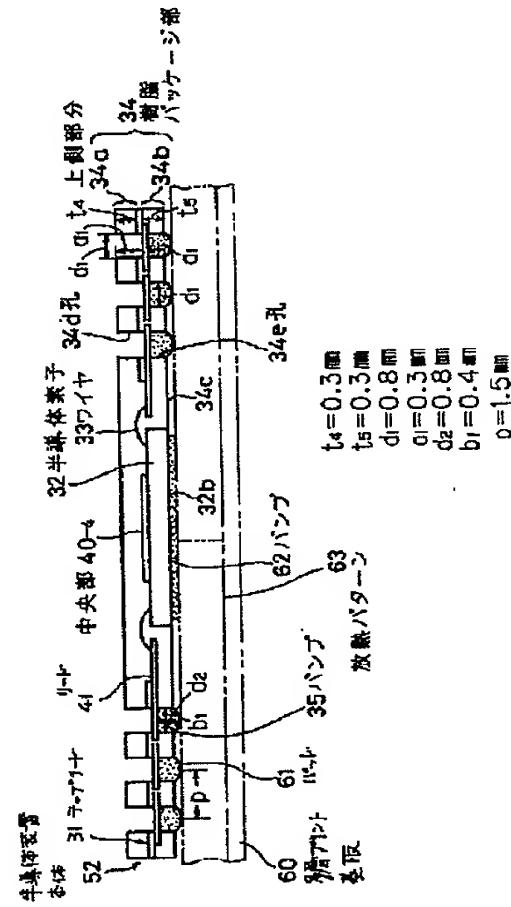
64 Ti-Pd-Au層
80 樹脂成形金型
81 下型
82 上型
83, 84 ピン
86, 88 凹部
89 キャビティ
90 半完成品
102 開口
103, 104, 105 段部
106, 107 パッド部
108 ランド電極
109 内層パターン
110 ピア
111 樹脂パッケージ部
113 放熱ピア
115 リードフレーム

【図2】

本発明の第1実施例の半導体装置の
一部切截斜視図

【図3】

図2中、I—I線に沿う断面図



(7)

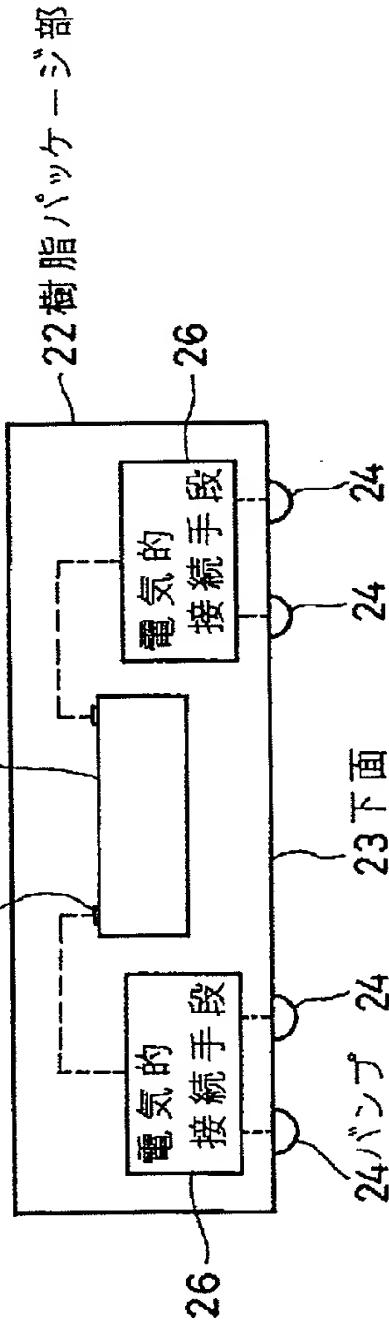
特開平6-314719

【図1】

本発明の原理構成図

20

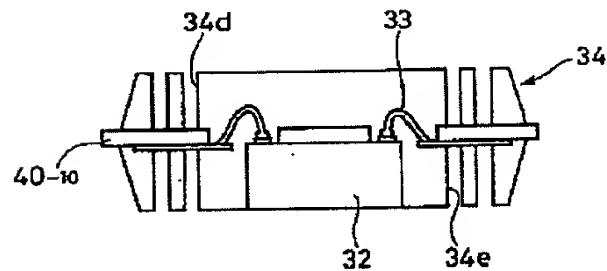
25バット 21半導体素子



【図1】

樹脂成形工程後の半完成品を示す図

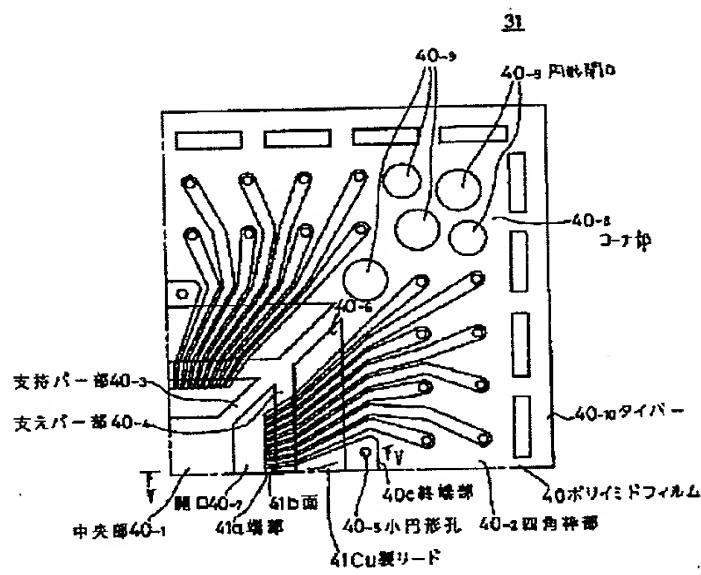
90



-103-

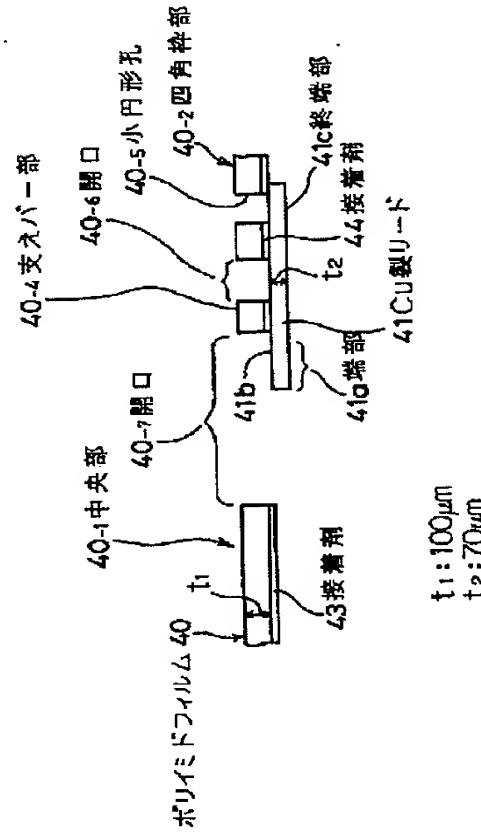
【図4】

図2及び図3中のテープリードの四分の一の部分を示す平面図



【図5】

図4中、V-V線に沿う拡大断面図

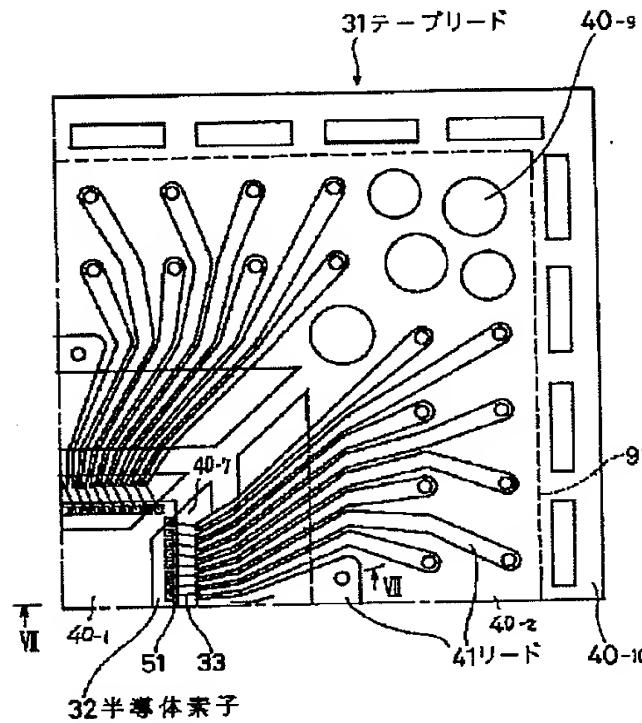


(8)

特開平6-314719

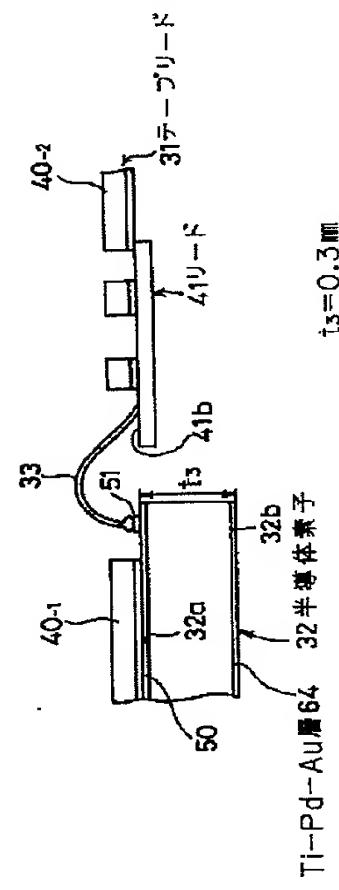
【図6】

図2及び図3中、テープリードと半導体素子との関係を示す図



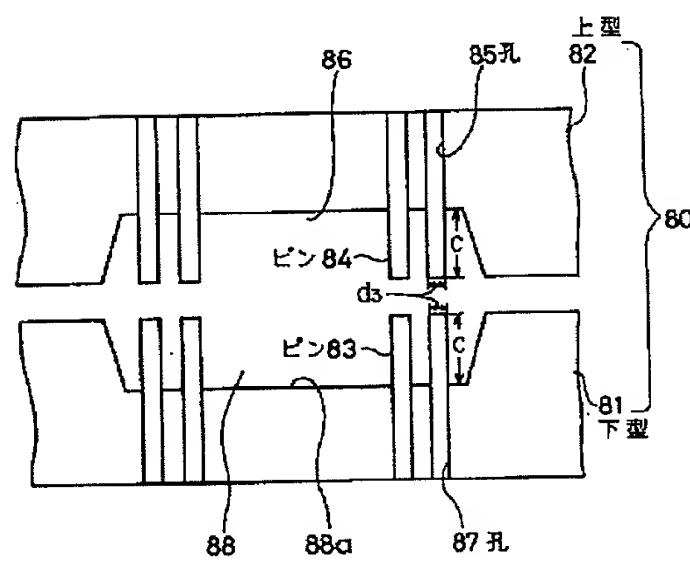
【図7】

図6中、VI-VII線に沿う拡大断面図



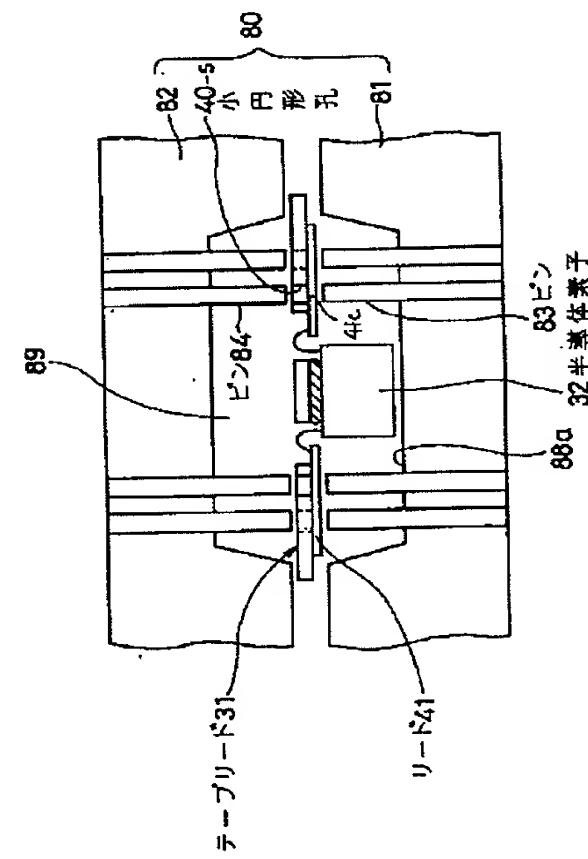
【図9】

樹脂成形金型を示す図



【図10】

樹脂成形を説明する図

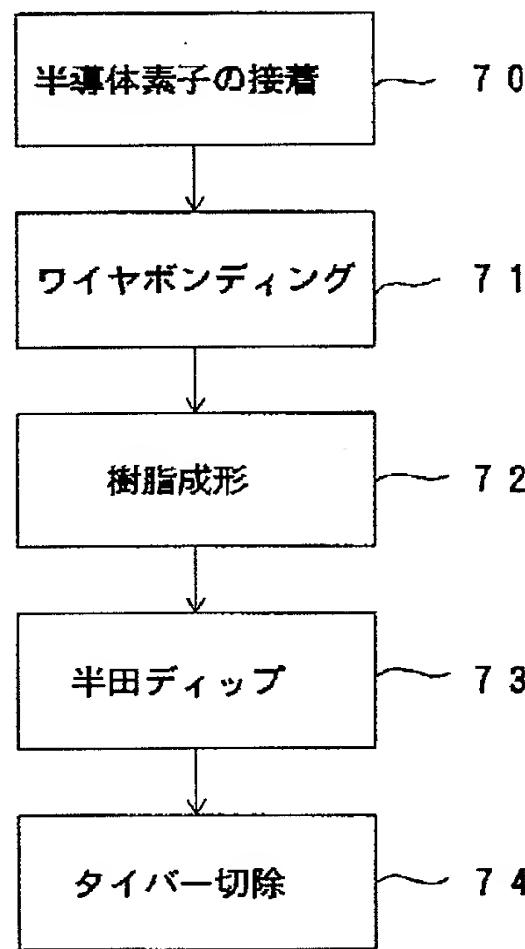


(9)

特開平6-314719

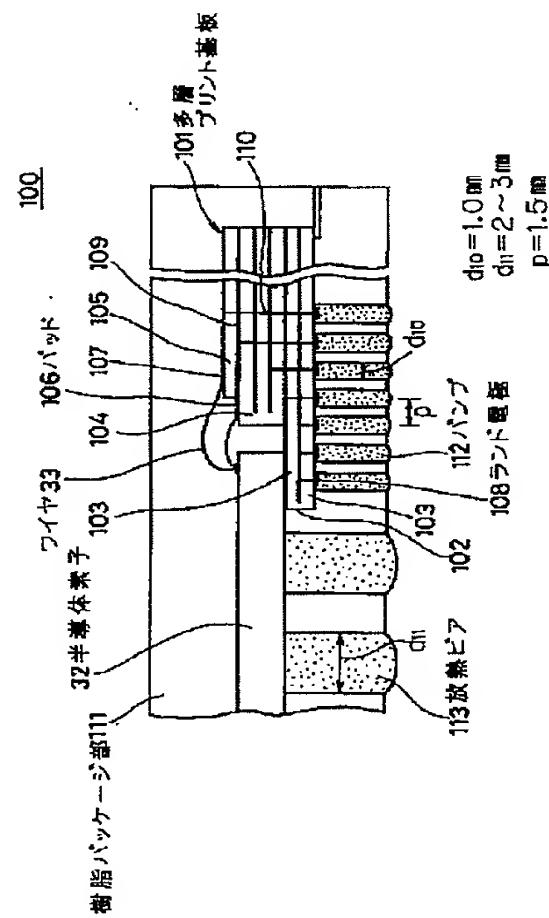
【図8】

図2の半導体装置の製造方法の工程図



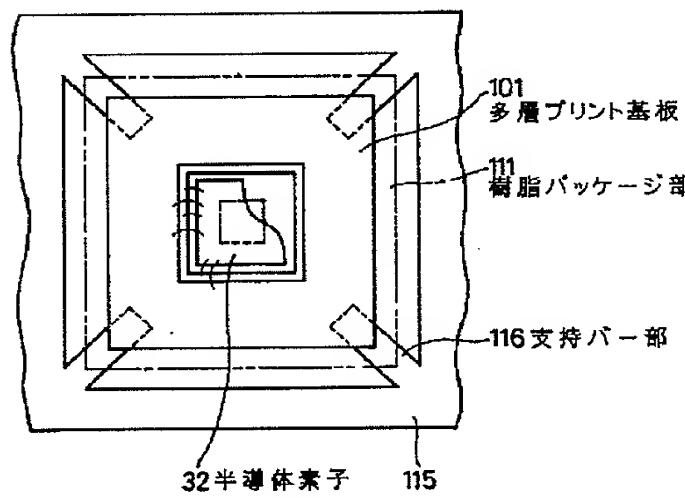
【図12】

本発明の第2実施例の半導体装置の一部の断面図



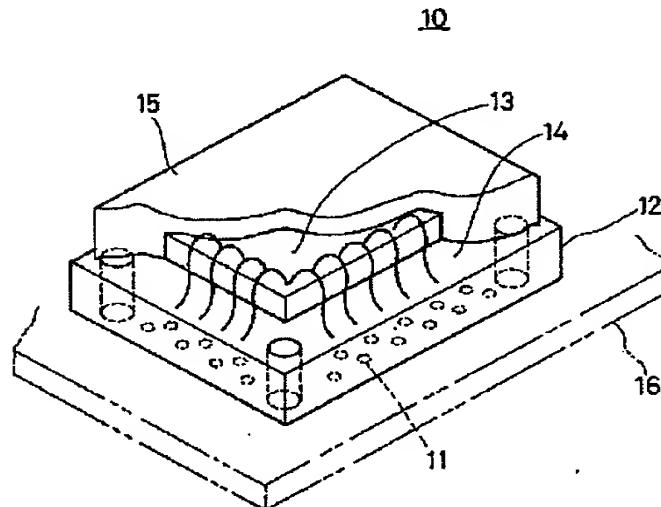
【図13】

図12の半導体装置の製造途中の状態を示す図



【図14】

従来の半導体装置の1例を示す図

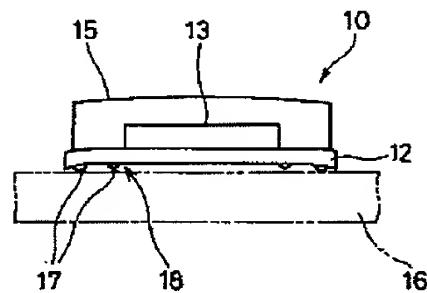


(10)

特開平6-314719

【図15】

図14の半導体装置が多層プリント基板上に
実装された状態を示す図



フロントページの続き

(72)発明者 佐藤 光孝

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 辻 和人

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 河西 純一

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 竹中 正司

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内

(72)発明者 林 清海

神奈川県川崎市中原区上小田中1015番地
富士通株式会社内